

Rangkaian Kombinasional

Eko Didik Widiyanto (didik@undip.ac.id)

Sistem Komputer - Universitas Diponegoro

Review Kuliah

- Di kuliah sebelumnya dibahas tentang representasi bilangan, operasi aritmatika (penjumlahan dan pengurangan), rangkaian penjumlah/pengurang dan fast-adder
- Selanjutnya akan dibahas tentang rangkaian kombinasional dan blok komponen penyusunnya (multiplekser, enkoder, konverter kode, demultiplekser, dekoder), komponen output 7-segmen, teorema ekspansi Shannon dan desain rangkaian kombinasional yang terdiri atas blok rangkaian tersebut
 - Rangkaian adder yang dibahas sebelumnya juga merupakan rangkaian kombinasional, blok penyusun ALU (*arithmetic logic unit*)

Bahasan

Rangkaian Kombinasional

Rangkaian Kombinasional

Blok Multiplekser (MUX)

Multiplekser (MUX)

MUX 4 Masukan

Fungsi Logika MUX

Teori Ekspansi Shannon

Rangkaian Kombinasional

- Rangkaian Kombinasional

Blok Multiplexer (MUX)

Rangkaian Kombinasional

Rangkaian Kombinasional

Rangkaian Kombinasional

● Rangkaian Kombinasional

Blok Multiplexer (MUX)

- Rangkaian digital: kombinasional dan sekuensial
- Rangkaian kombinasional
 - Nilai keluaran rangkaian di suatu waktu hanya ditentukan oleh nilai dari masukannya di waktu tersebut
 - Tidak ada penyimpanan informasi atau ketergantungan terhadap nilai sebelumnya
 - Misalnya: multiplexer, enkoder, dekoder, demux, ALU
- Rangkaian sekuensial
 - Nilai keluaran rangkaian di suatu waktu ditentukan oleh nilai masukannya waktu itu dan nilai masukan sebelumnya
 - Menyertakan storage untuk menyimpan nilai masukan
 - Elemen dasar untuk menyimpan data 1-bit adalah flip-flop
 - Sebagian besar rangkaian digital adalah sekuensial

Rangkaian Kombinasional

Blok Multiplexer (MUX)

- Multiplexer (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

Blok Multiplexer (MUX)

Multiplekser (MUX)

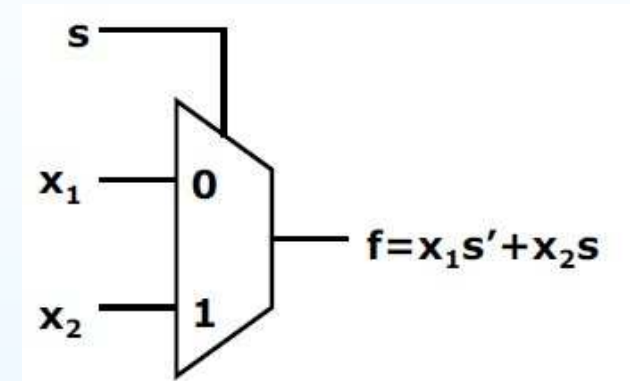
Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- Sebuah rangkaian multiplekser (MUX) mempunyai
 - N buah masukan SELECT
 - Maksimal 2^N jalur data masukan
 - Satu output
- MUX melewatkan nilai sinyal dari salah satu data masukan ke jalur keluaran tergantung dari nilai masukan SELECT

MUX 2-masukan



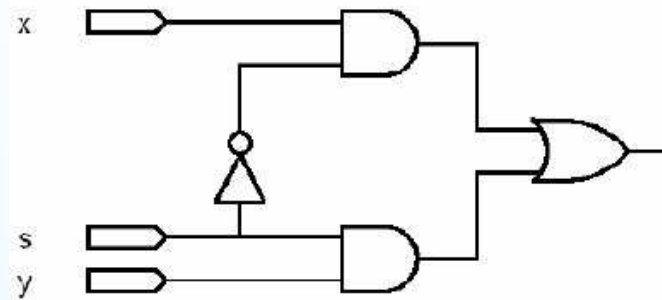
s	$f(s, x_1, x_2)$
0	x_1
1	x_2

Implementasi MUX

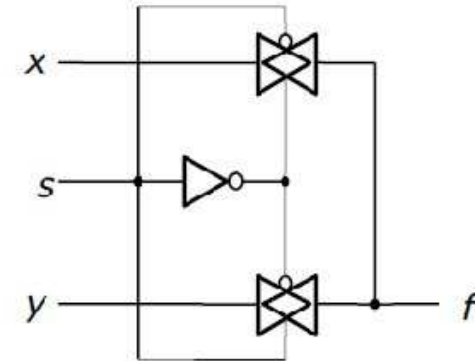
Rangkaian Kombinasional

Blok Multiplekser (MUX)

- **Multiplekser (MUX)**
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon



Implementasi CMOS:
2 AND + 1 OR + 1 NOT
Total **20 transistor**



Implementasi CMOS:
2 TG + 1 NOT
Total **6 transistor (preferred)**

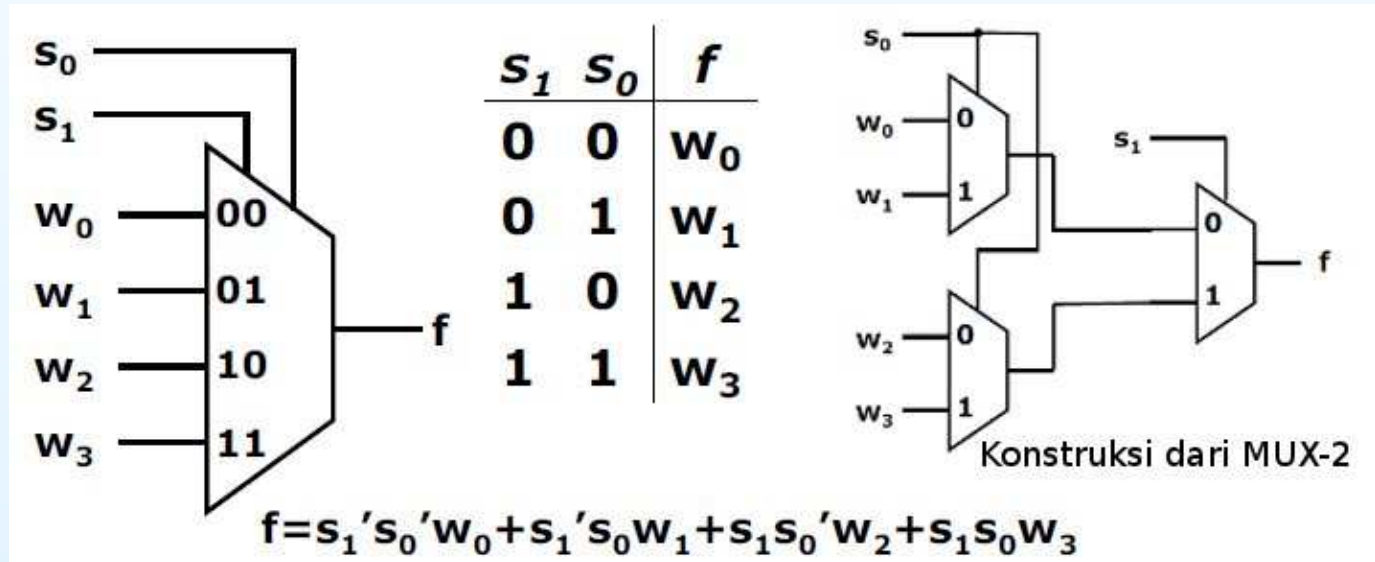
MUX 4 Masukan

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- MUX 4-masukan memilih satu dari 4 data masukan yang akan dilewatkan ke keluaran
 - Ditentukan oleh nilai 2 jalur SELECT (s_0, s_1)
 - Dapat dikonstruksi menggunakan 3 buah MUX 2-masukan



Aplikasi MUX: 2x2 Crossbar

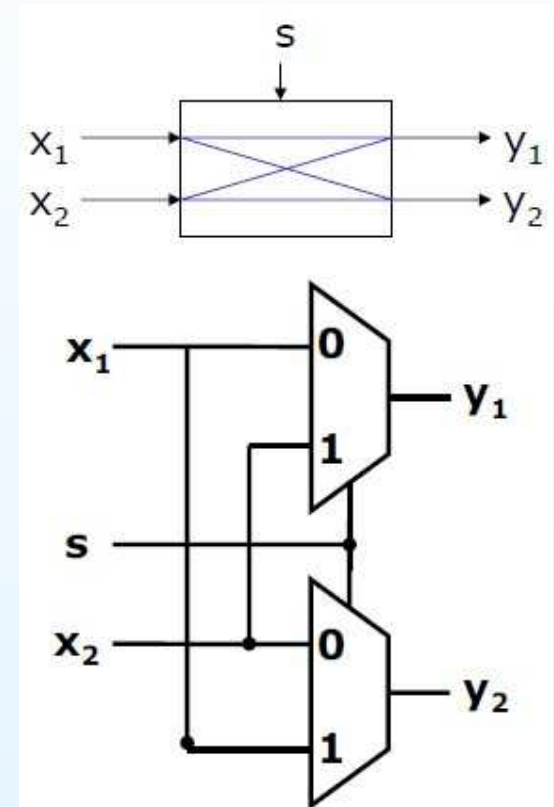
Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- **Crossbar** $n \times k$: rangkaian dengan n masukan dan k keluaran yang fungsinya untuk menyediakan koneksi dari sebarang masukan ke sebarang keluaran
 - **Crossbar** 2×2 : 2 masukan dan 2 keluaran
 - Digunakan di aplikasi untuk menghubungkan satu set jalur ke jalur lainnya (misalnya jaringan switching telepon)

2x2 Crossbar



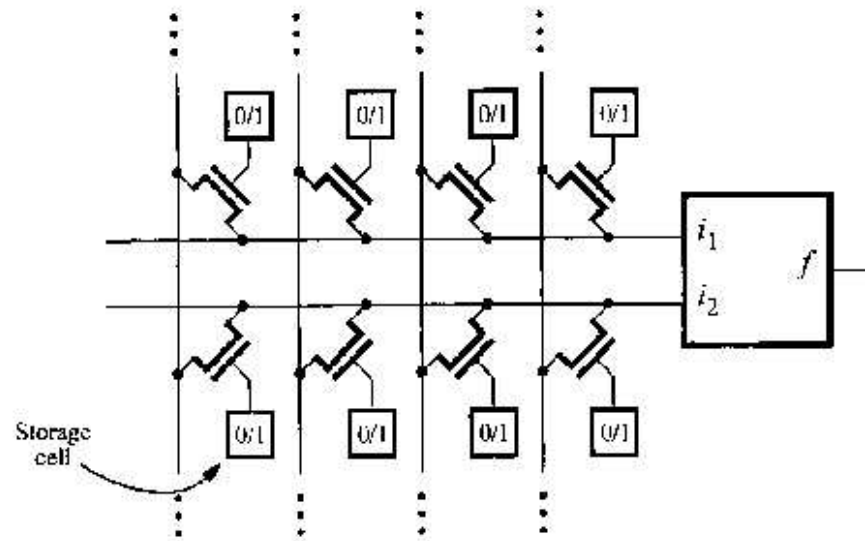
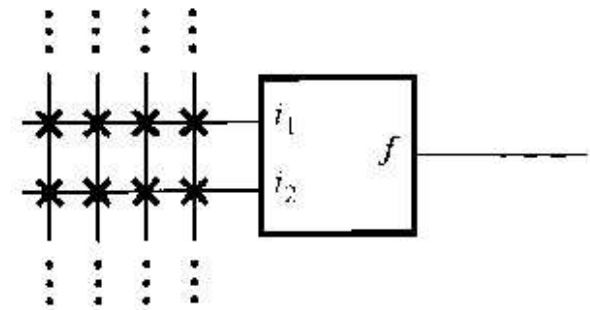
Aplikasi MUX: Programmable Switch di FPGA

Rangkaian Kombinasional

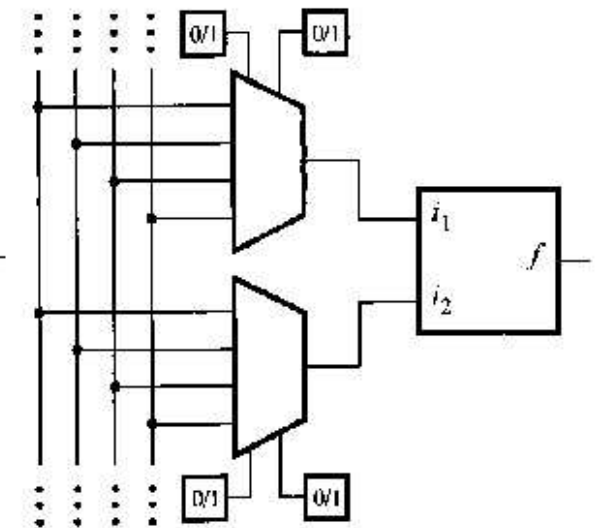
Blok Multiplexer (MUX)

- Multiplexer (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

• Di device programable (PLD, CPLD dan FPGA), switch ini menghubungkan jalur dalam device (tanda X)



Implementasi dengan transistor



Implementasi dengan MUX-4

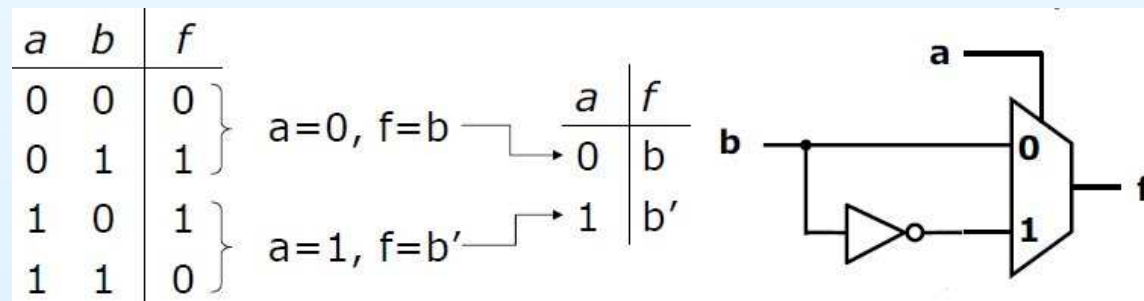
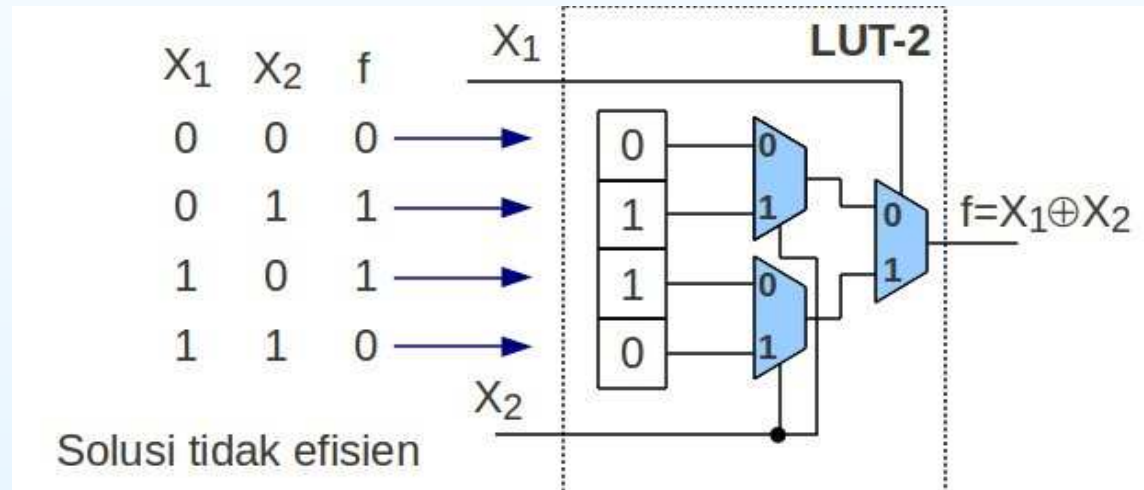
Fungsi Logika dengan MUX

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- MUX dapat digunakan untuk mensintesis fungsi logika
 - LUT diimplementasikan dengan MUX untuk memilih nilai konstan dari tabel look-up. Misalnya $f = x_1 \oplus x_2$



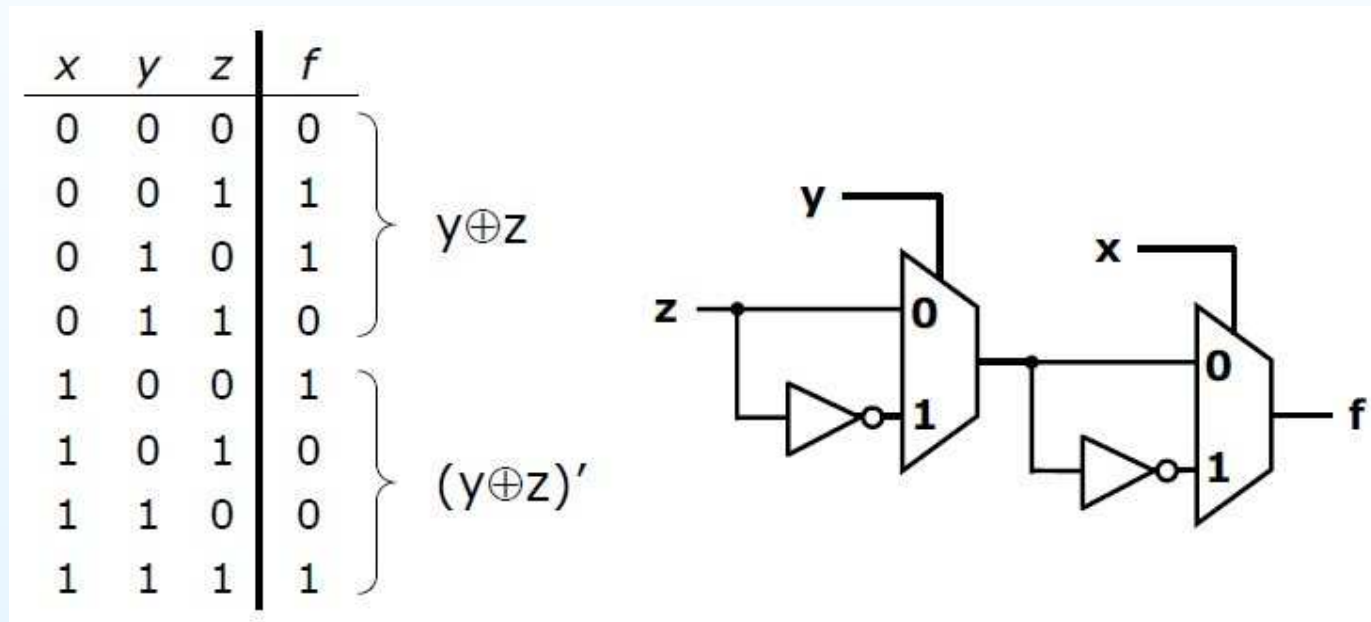
Fungsi Logika dengan MUX: XOR 3-masukan

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- XOR 3-masukan dapat diimplementasikan dengan 2 buah MUX 2-masukan



- Adakah implementasi lain, misalnya dengan menggunakan MUX-4 masukan?

Fungsi Logika dengan MUX: Latihan

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- Implementasikan fungsi berikut dengan MUX 2-masukan dan gerbang tambahan lainnya

- $f(x_1, x_2) = \sum m(0, 1, 3)$

- $f(x_1, x_2, x_3) = \sum m(0, 1, 3, 4, 7)$

Teori Ekspansi Shannon: Sintesis Multiplekser

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- Sebarang fungsi Boolean $f(w_1, \dots, w_n)$ dapat dituliskan dalam bentuk

$$f(w_1, \dots, w_n) = \bar{w}_1 \cdot f(0, w_2, \dots, w_n) + w_1 \cdot f(1, w_2, \dots, w_n)$$

- Misalnya

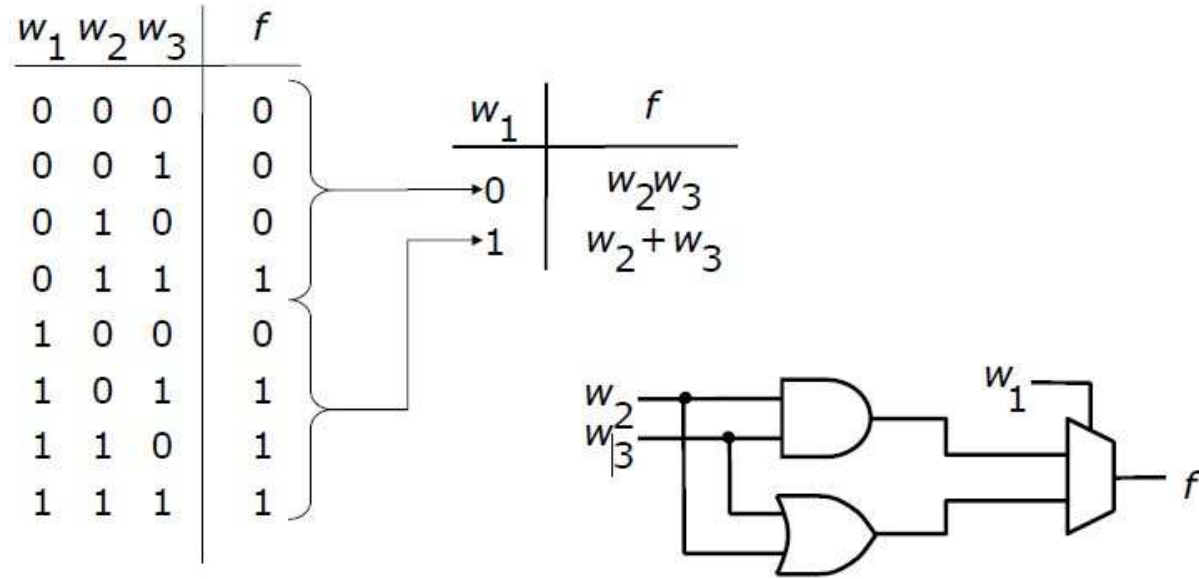
$$\begin{aligned} f(w_1, w_2, w_3) &= \sum m(3, 5, 6, 7) \\ &= \bar{w}_1 w_2 w_3 + w_1 \bar{w}_2 w_3 + w_1 w_2 \bar{w}_3 + w_1 w_2 w_3 \\ &= \bar{w}_1 (w_2 w_3) + w_1 (\bar{w}_2 w_3 + w_2 \bar{w}_3 + w_2 w_3) \\ &= \underbrace{\bar{w}_1 (w_2 w_3)}_{f \text{ saat } w_1=0} + \underbrace{w_1 (w_2 + w_3)}_{f \text{ saat } w_1=1} \end{aligned}$$

Contoh Ekspansi Shannon

Rangkaian Kombinasional

Blok Multiplekser (MUX)

- Multiplekser (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon



Contoh Ekspansi Shannon

Rangkaian Kombinasional

Blok Multiplexer (MUX)

- Multiplexer (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon

- Contoh: $f(w_1, w_2, w_3) = \sum m(0, 1, 3, 4, 5)$

- Pilih w_1 sebagai variabel ekspansi

$$\begin{aligned} f(w_1, w_2, w_3) &= \sum m(0, 1, 3, 4, 5) \\ &= \bar{w}_1 \bar{w}_2 \bar{w}_3 + \bar{w}_1 \bar{w}_2 w_3 + \bar{w}_1 w_2 w_3 + w_1 \bar{w}_2 \bar{w}_3 + w_1 \bar{w}_2 w_3 \\ &= \bar{w}_1 (\bar{w}_2 \bar{w}_3 + \bar{w}_2 w_3 + w_2 w_3) + w_1 (\bar{w}_2 \bar{w}_3 + \bar{w}_2 w_3) \\ &= \bar{w}_1 (\bar{w}_2 + w_3) + w_1 (\bar{w}_2) \\ &= \underbrace{\bar{w}_1 (\bar{w}_2 + w_3)}_{f \text{ saat } w_1=0} + \underbrace{w_1 (\bar{w}_2)}_{f \text{ saat } w_1=1} \end{aligned}$$

- Rangkaian?

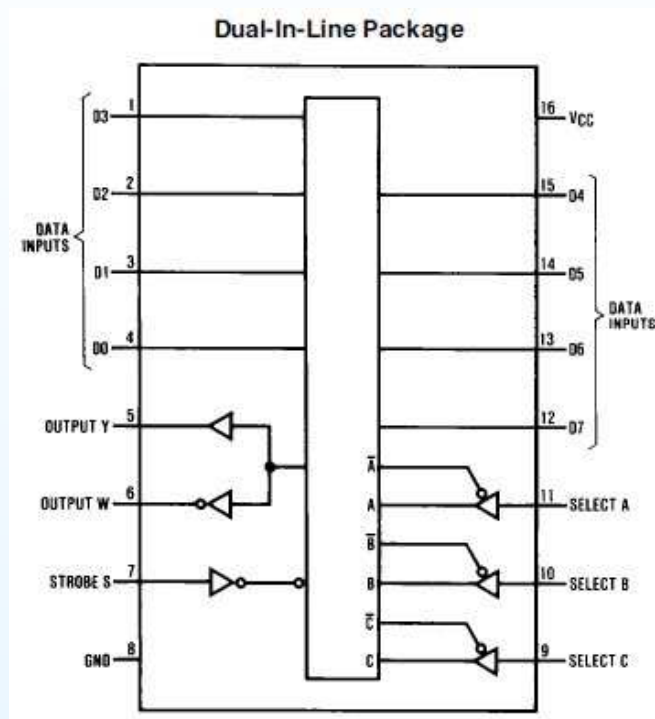
- Kalau w_3 sebagai variabel ekspansi?
- Bagaimana implementasi dengan MUX 4-masukan?

74LS151: MUX 1-ke-8

Rangkaian Kombinasional

Blok Multiplexer (MUX)

- Multiplexer (MUX)
- MUX 4 Masukan
- Fungsi Logika MUX
- Teori Ekspansi Shannon



Inputs				Outputs	
Select			Strobe S	Y	W
C	B	A			
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

H = High Level, L = Low Level, X = Don't Care
D0 thru D7 = the level of the respective D input

DM74ALS151M
1 of 8 Line Data Selector/Multiplexer
(National Semiconductor)