

KONSEP RANGKAIAN LOGIKA

Sistem digital dapat dimodelkan ke dalam rangkaian logika. Rangkaian logika ini mempunyai satu atau lebih masukan dan satu atau/lebih keluaran. Rangkaian logika merepresentasikan fungsi logika masukan-keluaran dari sistem. Fungsi logika dapat dinyatakan secara matematis dalam bentuk persamaan logika.

Rangkaian logika tersusun atas gerbang-gerbang logika. Tiap gerbang logika menyatakan fungsi keluaran terhadap masukan gerbang. Gerbang logika dasar yang dapat digunakan untuk menyusun rangkaian logika di antaranya adalah gerbang AND, OR, NOT, NAND dan NOR. Dalam bab ini akan dibahas konsep dasar rangkaian logika secara mendalam, yaitu meliputi:

- Representasi biner dan saklar sebagai elemen biner
- Variabel dan fungsi logika
- Ekspresi dan persamaan logika
- Tabel kebenaran
- Gerbang logika dasar: AND, OR, NOT, NAND dan NOR
- Rangkaian logika
- Analisis rangkaian
- Diagram pewaktuan sebagai perangkat analisis rangkaian

Setelah mempelajari bab ini, mahasiswa diharapkan akan mampu untuk:

1. [C2] menjelaskan konsep rangkaian logika meliputi representasi biner, variabel logika, fungsi logika, ekspresi logika dan persamaan logika
2. [C3] mampu mengaplikasikan rangkaian saklar untuk fungsi logika AND-2, OR-2, NOT, NAND-2 dan NOR-2 dan AND/OR-n masukan
3. [C3] merepresentasikan fungsi logika ke tabel kebenaran
4. [C3] mengaplikasikan fungsi logika ke dalam gerbang dan rangkaian logika dengan tepat
5. [C3] menterjemahkan diagram pewaktuan ke dalam tabel kebenaran
6. [C3] menggunakan diagram pewaktuan untuk menganalisis rangkaian logika

1.1 REPRESENTASI BINER

Sistem digital mengacu pada rangkaian yang menghadirkan informasi dalam bentuk diskrit (berhingga) baik dalam secara waktu maupun amplitudonya. Bentuk diskrit dalam sinyal digital diperoleh dari bentuk kontinyu sinyal analog melalui pencuplikan dan kuantisasi seperti dijabarkan dalam bab sebelumnya.

Representasi diskrit paling sederhana dalam sistem digital adalah biner. Representasi ini hanya dapat mempunyai dua nilai keadaan (*state*), misalnya apakah saklar terbuka atau tertutup dan apakah lampu menyala atau mati. Informasi ini dapat diwujudkan hanya menggunakan 2 level tegangan, yaitu 1.2v/3.3v/5v dan 0 (*ground* atau tegangan referensi). Level tegangan ini mewakili suatu nilai kebenaran. Nilai ini dapat dilihat sebagai keadaan logika benar (bernilai 1) atau salah (bernilai 0). Nilai 0 dan 1 adalah digit biner (basis 2) atau disebut juga bit (*binary digit*). Representasi biner ini kemudian digunakan dalam desain dan analisis rangkaian logika.

Dalam rangkaian digital, dikenal dua tipe logika, yaitu:

1. logika positif (*active-high logic*)

Dalam logika positif, tegangan tinggi bernilai 1, sedangkan tegangan rendah bernilai 0. Dengan kata lain,

$$y = \begin{cases} 0 & \text{jika tegangan } 0v \\ 1 & \text{jika tegangan } 1.2v/3.3v/5v \end{cases}$$

2. logika negatif (*active-low logic*)

Dalam logika negatif, tegangan tinggi bernilai 0, sedangkan tegangan rendah bernilai 1. Dengan kata lain,

$$y = \begin{cases} 0 & \text{jika tegangan } 1.2v/3.3v/5v \\ 1 & \text{jika tegangan } 0v \end{cases}$$

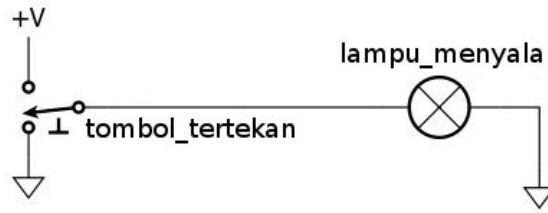
Contoh rangkaian digital ditunjukkan dalam Gambar 1. Rangkaian terdiri atas tombol tekan sebagai komponen masukan dan lampu sebagai komponen keluaran. Penyalaan lampu dikontrol oleh tombol tekan. Tegangan +V bisa bernilai 1.2v atau 3.3v atau 5v yang menunjukkan level tegangan logika yang digunakan oleh rangkaian.

Rangkaian tersebut menggambarkan sistem digital yang menggunakan logika positif. Sinyal *tombol_tertekan* menunjukkan keadaan dari tombol, sedangkan *lampu_menyala* menunjukkan nyala lampu. Perilaku rangkaian dapat diuraikan sebagai berikut:

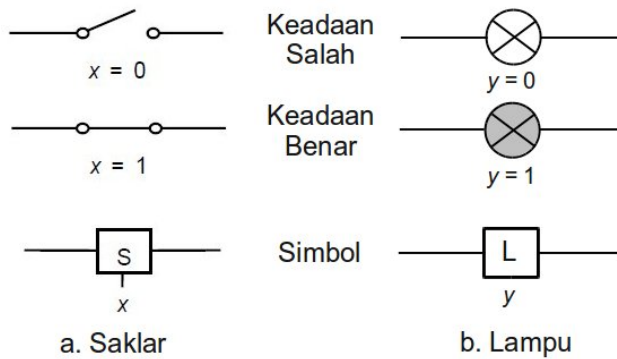
- Saat tombol ditekan, keadaan *tombol_tertekan* benar atau dapat dinyatakan $tombol_tertekan = 1$. Saklar terhubung ke +V,

Level tegangan logika seringkali disebut VDD, yang besarnya 1.2v, 3.3v atau 5v. Semakin kecil tegangan, daya yang dibutuhkan semakin kecil, sehingga rangkaian yang low-power akan lebih menggunakan level 1.2v dibandingkan 3.3v

Keadaan tombol_pressed disebut variabel masukan, sedangkan lampu_menyala disebut variabel keluaran



Gambar 1: Rangkaian yang berisi tombol untuk mengontrol penyalan lampu



Gambar 2: Simbol dan nilai keadaan elemen biner saklar dan lampu

sehingga tegangan di kaki tombol akan sebesar $+V$. Tegangan ini akan menyebabkan arus mengalir ke lampu dan menyalakannya. Dengan kata lain, $lampu_menyala = 1$ jika $tombol_tertekan = 1$

- Saat tombol dilepas, keadaan $tombol_tertekan$ salah atau dapat dinyatakan $tombol_tertekan = 0$. Saklar terhubung ke GND (ov) sehingga tidak ada arus yang mengalir ke lampu dan lampu mati. Dengan kata lain, $lampu_menyala = 0$ jika $tombol_tertekan = 0$

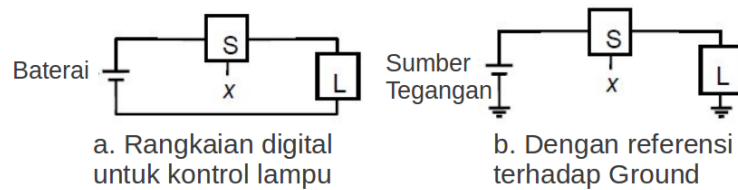
Elemen biner paling sederhana dalam rangkaian logika seperti yang ditunjukkan di contoh sebelumnya adalah saklar dan lampu. Saklar sebagai elemen masukan, sedangkan lampu sebagai elemen keluaran.

Model dan perilaku kedua elemen biner tersebut ditunjukkan dalam Gambar 2. Kedua elemen mempunyai dua keadaan. Keadaan dari saklar dinyatakan oleh x . x disebut sebagai variabel masukan. Nilai $x = 0$ terjadi saat saklar terbuka/terputus, sedangkan $x = 1$ saat saklar tersambung. Keadaan lampu dinyatakan oleh y . y disebut variabel keluaran. Nilai $y = 0$ menunjukkan lampu mati, sedangkan $y = 1$ menunjukkan lampu menyala.

Variabel masukan merupakan variabel bebas, sedangkan variabel keluaran merupakan variabel terikat yang nilainya ditentukan oleh fungsi rangkaian

1.2 FUNGSI LOGIKA

Rangkaian digital dalam Gambar 1 dapat dimodelkan menggunakan simbol saklar dan lampu seperti dalam Gambar 3. Struktur rangkaian terdiri atas satu buah saklar S dan satu buah lampu L . Perilaku



Gambar 3: Rangkaian digital untuk kontrol lampu menggunakan simbol

rangkaian adalah lampu akan mati saat saklar terbuka dan lampu akan menyala saat saklar tertutup.

Keadaan saklar dan lampu dapat dinyatakan dengan variabel x dan y . Nilai y ditentukan oleh x , atau dengan kata lain y merupakan fungsi dari x dan ditulis sebagai $y(x)$. $y(x)$ adalah fungsi logika, dengan x sebagai variabel masukannya.

y(x) kemudian dapat disingkat dengan y

Untuk rangkaian digital tersebut, fungsi logikanya dapat dinyatakan sebagai berikut:

$$y(x) = \begin{cases} 0 & \text{jika } x = 0 \\ 1 & \text{jika } x = 1 \end{cases}$$

Fungsi logika menunjukkan perilaku dari suatu rangkaian digital. Fungsi logika dapat dinyatakan dalam empat bentuk, yaitu:

1. Ekspresi dan persamaan logika (simbol matematis)
2. Tabel kebenaran (tabular)
3. Rangkaian logika (diagram grafis)
4. Diagram pewaktuan (diagram sinyal secara grafis)

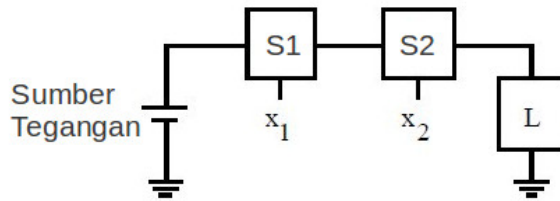
Berikut akan dijabarkan masing-masing representasi fungsi logika.

1.2.1 Ekspresi dan Persamaan Logika

Fungsi logika dapat dinyatakan dalam bentuk ekspresi. Ekspresi logika terdiri atas variabel dan operator. Variabel disebut masukan jika mengontrol perilaku fungsi dan merupakan variabel bebas. Variabel disebut keluaran jika nilainya ditentukan oleh fungsi logika dan merupakan variabel terikat. Operator logika menunjukkan operasi dari fungsi tersebut. Operasi logika dasar dalam sistem digital adalah AND, OR dan NOT. Fungsi logika yang kompleks tersusun atas operasi-operasi dasar ini.

Ekspresi dan Operator AND

Operasi AND dapat diimplementasikan oleh rangkaian seperti ditunjukkan dalam Gambar 4. Rangkaian terdiri atas dua saklar S_1 dan S_2



Gambar 4: Rangkaian saklar seri mengimplementasikan fungsi logika AND

yang tersusun secara seri sebagai masukan dan satu lampu L sebagai keluaran. Variabel masukan x_1 dan x_2 menunjukkan keadaan saklar S_1 dan S_2 apakah terputus (bernilai 0) atau tersambung (bernilai 1). Variabel keluaran y menunjukkan keadaan lampu apakah padam (bernilai 0) atau menyala (bernilai 1).

Dua saklar secara bersama mengontrol penyalan lampu, sehingga y merupakan fungsi dari x_1 dan x_2 atau $y = f(x_1, x_2)$. Lampu hanya akan menyala hanya jika kedua saklar tersambung. Keadaan saklar lainnya akan membuat lampu akan padam. Dengan kata lain, $y = 1$ jika dan hanya jika x_1 DAN x_2 bernilai 1. Jika salah satu atau semua masukan bernilai 0, maka $y = 0$. Fungsi dengan perilaku tersebut disebut fungsi logika AND.

Fungsi logika AND dari variabel x_1 dan x_2 dapat dituliskan dengan $AND(x_1, x_2)$. Fungsi tersebut juga dapat dinyatakan dengan ekspresi logika $x_1 \cdot x_2$, dimana (\bullet) sebagai operator AND.

Dua ekspresi logika yang sama membentuk persamaan logika. Persamaan logika dengan fungsi AND 2 masukan dalam rangkaian di Gambar 4 dapat dituliskan dengan persamaan

$$y = AND(x_1, x_2) \text{ atau}$$

$$f(x_1, x_2) = x_1 \cdot x_2$$

Persamaan pertama terbentuk atas ekspresi y dan $AND(x_1, x_2)$, sedangkan persamaan kedua terbentuk atas ekspresi $f(x_1, x_2)$ dan $x_1 \cdot x_2$.

Nilai persamaan logika $f(x_1, x_2) = x_1 \cdot x_2$ dapat dinyatakan sebagai berikut:

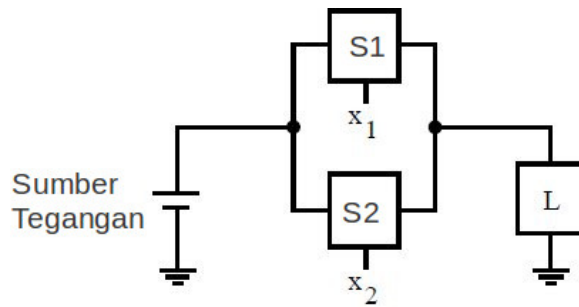
$$f(x_1, x_2) = \begin{cases} 1 & \text{jika } x_1 = x_2 = 1 \\ 0 & \text{jika } x_1 = 0 \text{ atau } x_2 = 0 \text{ atau } x_1 = x_2 = 0 \end{cases}$$

atau dapat juga dinyatakan

$$f(x_1, x_2) = \begin{cases} 1 & \text{jika } x_1 = x_2 = 1 \\ 0 & \text{lainnya} \end{cases}$$

Latihan 1. Gambarkan rangkaian saklar yang menyatakan fungsi logika AND 3 variabel dan n -variabel!

*Ekspresi $x_1 \cdot x_2$
seringkali
dinyatakan dengan
 $x_1 x_2$ tanpa tanda (\bullet)*



Gambar 5: Rangkaian saklar paralel mengimplementasikan fungsi logika OR

Ekspresi dan Operator OR

Operasi OR dapat diimplementasikan oleh rangkaian seperti ditunjukkan dalam Gambar 5. Rangkaian terdiri atas dua saklar S_1 dan S_2 yang tersusun secara paralel sebagai masukan dan satu lampu L sebagai keluaran. Seperti dalam bahasan sebelumnya, variabel masukan x_1 dan x_2 menunjukkan keadaan saklar, sedangkan variabel keluaran y menunjukkan keadaan lampu.

Dua saklar secara bersama mengontrol penyalaaan lampu, sehingga y merupakan fungsi dari x_1 dan x_2 atau $y = f(x_1, x_2)$. Lampu hanya akan menyala jika salah satu atau kedua saklar tersambung. Dengan kata lain, $y = 1$ jika $x_1 = 1$ ATAU $x_2 = 1$ ATAU $x_1 = x_2 = 1$. Keadaan saklar lainnya, yaitu saat kedua saklar terputus $x_1 = x_2 = 0$, akan membuat lampu akan padam. Fungsi yang dinyatakan oleh rangkaian tersebut disebut fungsi logika OR.

Fungsi logika OR dari variabel x_1 dan x_2 dapat dituliskan dengan $OR(x_1, x_2)$. Fungsi tersebut juga dapat dinyatakan dengan ekspresi $x_1 + x_2$, dengan $(+)$ sebagai operator OR. Persamaan logika dengan fungsi OR 2 masukan dapat dinyatakan sebagai

$$y = OR(x_1, x_2) \text{ atau}$$

$$f(x_1, x_2) = x_1 + x_2$$

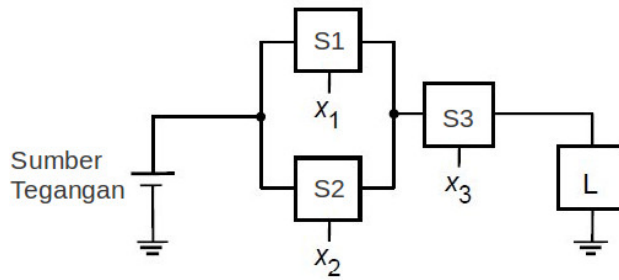
Nilai persamaan logika $f(x_1, x_2) = x_1 + x_2$ dapat dinyatakan sebagai berikut:

$$f(x_1, x_2) = \begin{cases} 1 & \text{jika } x_1 = 1, x_2 = 1, x_1 = x_2 = 1 \\ 0 & \text{jika } x_1 = x_2 = 0 \end{cases}$$

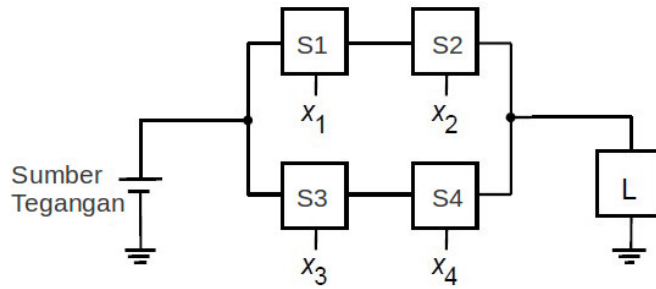
atau dapat juga dinyatakan

$$f(x_1, x_2) = \begin{cases} 0 & \text{jika } x_1 = x_2 = 0 \\ 1 & \text{lainnya} \end{cases}$$

Latihan 2. Gambarkan rangkaian saklar yang menyatakan fungsi OR 3 variabel dan n -variabel!



Gambar 6: Rangkaian saklar dengan persamaan $y = (x_1 + x_2) \cdot x_3$



Gambar 7: Rangkaian saklar dengan persamaan $y = x_1x_2 + x_3x_4$

Kombinasi Logika AND-OR

Satu rangkaian dapat menyatakan fungsi kombinasi dari logika AND dan OR, seperti diperlihatkan dalam Gambar 6 dan 7.

Rangkaian dalam Gambar 6 terdiri atas saklar S_1 dan S_2 yang tersusun paralel dan kemudian disusun secara seri dengan saklar S_3 . Jika S_1 dan S_2 membentuk ekspresi logika $f_1(x_1, x_2)$, maka $f_1 = OR(x_1, x_2) = x_1 + x_2$. Fungsi logika rangkaian secara keseluruhan diperoleh dengan meng-AND-kan $f_1(x_1, x_2)$ dengan x_3 membentuk persamaan $y = AND(f_1(x_1, x_2), x_3) = f_1(x_1, x_2) \cdot x_3$.

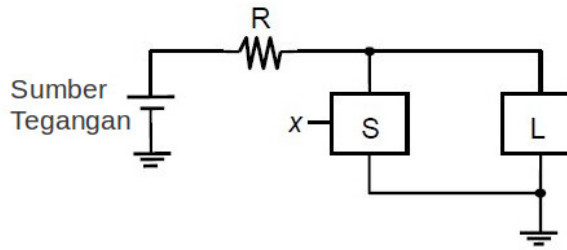
Persamaan logikanya dapat diperoleh sebagai berikut:

$$\begin{aligned}
 y = f(x_1, x_2, x_3) &= AND(f_1(x_1, x_2), x_3) \\
 &= AND(OR(x_1, x_2), x_3) \\
 &= AND((x_1 + x_2), x_3) \\
 &= (x_1 + x_2) \cdot x_3
 \end{aligned}$$

Rangkaian dalam Gambar 7 terdiri atas saklar S_1 dan S_2 yang tersusun seri serta saklar S_3 dan S_4 yang juga tersusun seri. Susunan seri S_1 dan S_2 kemudian diparalelkan dengan susunan seri S_3 dan S_4 .

Jika S_1 dan S_2 membentuk ekspresi logika $f_1(x_1, x_2)$, maka $f_1 = AND(x_1, x_2) = x_1 \cdot x_2$. Jika S_3 dan S_4 membentuk ekspresi logika $f_2(x_3, x_4)$, maka $f_2 = AND(x_3, x_4) = x_3 \cdot x_4$. Fungsi logika rangkaian secara keseluruhan diperoleh dengan meng-OR-kan $f_1(x_1, x_2)$ dengan $f_2(x_3, x_4)$ atau $y = OR(f_1(x_1, x_2), f_2(x_3, x_4)) = f_1(x_1, x_2) + f_2(x_3, x_4)$. Persamaan logikanya dapat diperoleh sebagai berikut:

*Operasi AND
didahulukan
daripada OR,
sehingga y dapat
dituliskan sebagai
 $y = x_1x_2 + x_3x_4$
tanpa tanda kurung*



Gambar 8: Rangkaian mengimplementasikan fungsi logika NOT

$$\begin{aligned}
 y = f(x_1, x_2, x_3, x_4) &= OR(f_1(x_1, x_2), f_2(x_3, x_4)) \\
 &= OR(AND(x_1, x_2), AND(x_3, x_4)) \\
 &= AND(x_1, x_2) + AND(x_3, x_4) \\
 &= (x_1 \cdot x_2) + (x_3 \cdot x_4) \\
 &= x_1 \cdot x_2 + x_3 \cdot x_4
 \end{aligned}$$

Latihan 3. Gambarkan rangkaian saklar untuk implementasi persamaan $y = (x_1 + x_2) \cdot (x_3 + x_4)$

Latihan 4. Gambarkan rangkaian saklar untuk implementasi persamaan $y = x_1 \cdot x_2 + x_3 + x_4$

Inversi dan Operator NOT

Dalam rangkaian kontrol lampu sebelumnya (Gambar 1), lampu menyala saat saklar tersambung dan lampu mati saat saklar terputus. Persamaan logika dari rangkaian tersebut adalah $f(x) = x$. Nilai persamaannya adalah

$$f(x) = \begin{cases} 0 & \text{jika } x = 0 \\ 1 & \text{jika } x = 1 \end{cases}$$

Bagaimana kalau sebaliknya? Lampu menyala saat saklar terputus, yaitu $y = 0$ saat $x = 1$ dan $y = 1$ saat $x = 0$. Dengan kata lain, keluaran y merupakan fungsi invers (komplemen) dari x . Inversi variabel x disebut sebagai fungsi logika NOT dari x . Fungsi logika NOT variabel x dapat dinyatakan dengan ekspresi $NOT(x)$, \bar{x} atau x' .

Rangkaian saklar dalam Gambar 8 menunjukkan fungsi logika \bar{x} . Jika saklar tersambung ($x = 1$), maka lampu padam ($y = 0$), sedangkan jika saklar terputus ($x = 0$), maka lampu menyala ($y = 1$).

Persamaan logika dengan fungsi NOT dapat dinyatakan sebagai

$$y = NOT(x) \text{ atau}$$

Inversi merupakan operasi unary, yang hanya mempunyai satu operand. Operand bisa berupa variabel atau fungsi. Konversi dari x seringkali juga dituliskan dengan \bar{x} atau $\sim x$. Operator $\bar{}$ untuk operasi logika, sedangkan \sim untuk bitwise

$$f(x) = \bar{x}$$

Nilai persamaan logika NOT dapat dinyatakan sebagai berikut:

$$y = \begin{cases} 1 & \text{jika } x = 0 \\ 0 & \text{jika } x = 1 \end{cases}$$

Operasi inversi dapat diberikan ke variabel tunggal atau ke suatu fungsi. Misalnya, jika suatu fungsi logika didefinisikan dalam persamaan $f_1(x_1, x_2) = x_1 + x_2$, maka invers dari fungsi f_1 adalah

$$\bar{f}_1(x_1, x_2) = NOT(x_1 + x_2) = \overline{x_1 + x_2} = (x_1 + x_2)'$$

Fungsi inversi dari f_1 , yaitu $\bar{f}_1(x_1, x_2)$ disebut fungsi NOR (NOT dari OR). Fungsi $\bar{f}_1(x_1, x_2) = NOT(OR(x_1, x_2))$.

Persamaan logika NOR 2 masukan dapat dinyatakan sebagai

$$y = NOR(x_1, x_2) \text{ atau}$$

$$f(x_1, x_2) = \overline{x_1 + x_2}$$

Nilai dari persamaan logika $f(x_1, x_2) = \overline{x_1 + x_2}$ adalah

$$f(x_1, x_2) = \begin{cases} 1 & \text{jika } x_1 = x_2 = 0 \\ 0 & \text{lainnya} \end{cases}$$

Demikian pula, untuk fungsi yang didefinisikan dalam persamaan $f_2(x_1, x_2) = x_1 \cdot x_2$. Inversi dari fungsi f_2 adalah

$$\bar{f}_2(x_1, x_2) = NOT(x_1 \cdot x_2) = \overline{x_1 \cdot x_2} = (x_1 \cdot x_2)'$$

Fungsi inversi dari f_2 , yaitu $\bar{f}_2(x_1, x_2)$ disebut fungsi NAND (NOT dari AND). Fungsi $\bar{f}_2(x_1, x_2) = NOT(AND(x_1, x_2))$.

Persamaan logika NAND 2 masukan dapat dinyatakan sebagai

$$y = NAND(x_1, x_2) \text{ atau}$$

$$f(x_1, x_2) = \overline{x_1 \cdot x_2}$$

Nilai dari persamaan logika $f(x_1, x_2) = \overline{x_1 \cdot x_2}$ adalah

$$f(x_1, x_2) = \begin{cases} 0 & \text{jika } x_1 = x_2 = 1 \\ 1 & \text{lainnya} \end{cases}$$

Latihan 5. Gambarkan diagram rangkaian saklar dari fungsi logika NAND dan NOR 2-masukan!

Latihan 6. Nyatakan persamaan logika NAND dan NOR 3 masukan dan gambarkan diagram rangkaian saklar dari fungsi logika tersebut!

Jika suatu fungsi diinversikan, maka nilai akhir fungsi itu yang akan terinversi, bukan variabelnya. Jadi, $\frac{1}{x_1 + x_2} \neq \frac{1}{x_1} + \frac{1}{x_2}$

x_1	x_2	$x_1 \cdot x_2$
0	0	0
0	1	0
1	0	0
1	1	1

AND

x_1	x_2	$x_1 + x_2$
0	0	0
0	1	1
1	0	1
1	1	1

OR

x	\bar{x}
0	1
1	0

NOT

Tabel 1: Tabel kebenaran fungsi $x_1 \cdot x_2$, $x_1 + x_2$ dan \bar{x}

1.2.2 Tabel Kebenaran

Sebelumnya telah dibahas tentang operasi logika dasar menggunakan rangkaian saklar. Penggunaan rangkaian saklar memberikan penjelasan perilaku sistem secara fisik. Perilaku ini menggambarkan operasi sistem secara logika. Kemudian, operasi logika tersebut dinyatakan dengan ekspresi fungsi, misalnya $x_1 \cdot x_2$ adalah ekspresi fungsi AND 2 variabel masukan. Dua ekspresi yang bernilai sama membentuk persamaan logika, misalnya $f(x_1, x_2) = x_1 \cdot x_2$. Representasi operasi logika dengan ekspresi/persamaan tersebut nanti digunakan untuk analisis rangkaian secara aljabar.

Bentuk representasi operasi logika lainnya adalah dengan menggunakan tabel kebenaran. Tabel kebenaran menggambarkan daftar secara tabular yang berisi nilai keluaran fungsi untuk semua kombinasi nilai masukan. Tabel kebenaran terdiri atas kolom masukan yang berisi semua variabel masukan dan kolom keluaran yang berisi semua variabel keluaran. Terkadang diperlukan menambahkan kolom yang berisi sub-fungsi yang lebih sederhana untuk memudahkan analisis.

Dalam rangkaian multikeluaran terdapat lebih dari satu keluaran dari variabel masukan yang sama.

Kolom masukan berisi semua kombinasi nilai masukan yang mungkin. Jumlah baris tabel adalah 2^N , dengan N menyatakan jumlah variabel masukan. Misalnya, jumlah variabel masukan 2 buah x_1 dan x_2 , maka kombinasi masukan x_1x_2 yang mungkin (valuasi) berjumlah $2^2 = 4$, yaitu 00, 01, 10, dan 11. Hal ini berarti jumlah baris dalam tabel kebenaran untuk fungsi dengan 2 variabel adalah 4 baris.

Tabel kebenaran untuk fungsi $x_1 \cdot x_2$, $x_1 + x_2$ dan \bar{x} ditunjukkan dalam Tabel 1. Untuk semua valuasi nilai masukan, keluaran fungsi ditunjukkan di kolom sebelah kanan.

Tabel kebenaran untuk fungsi AND 3 variabel masukan (AND-3), OR-3, NAND-3 dan NOR-3 ditunjukkan dalam Tabel 2. Dalam tabel fungsi 3 variabel tersebut, terdapat 8 valuasi masukan atau $2^3 = 8$. Secara umum, untuk fungsi dengan n variabel masukan, terdapat 2^n valuasi masukan.

Contoh 1. Buatlah tabel kebenaran untuk $f(x_1, x_2, x_3) = x_1 + x_2x_3$.

Solusi. Tabel kebenaran untuk fungsi $f(x_1, x_2, x_3)$ ditunjukkan dalam Tabel 3. Dalam tabel terdapat subfungsi x_2x_3 beserta valuasinya, yang ke-

x_1	x_2	x_3	$x_1 \cdot x_2 \cdot x_3$	$x_1 + x_2 + x_3$	$\overline{x_1 \cdot x_2 \cdot x_3}$	$\overline{x_1 + x_2 + x_3}$
0	0	0	0	0	1	1
0	0	1	0	1	1	0
0	1	0	0	1	1	0
0	1	1	0	1	1	0
1	0	0	0	1	1	0
1	0	1	0	1	1	0
1	1	0	0	1	1	0
1	1	1	1	1	0	0

Tabel 2: Tabel kebenaran fungsi AND-3, OR-3, NAND-3 dan NOR-3

mudian di-OR-kan dengan masukan x_1 . Nilai fungsi $f(x_1, x_2, x_3)$ untuk semua kombinasi masukan dinyatakan dalam kolom 5.

x_1	x_2	x_3	x_2x_3	$x_1 + x_2x_3$
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tabel 3: Tabel kebenaran fungsi $f(x_1, x_2, x_3) = x_1 + x_2x_3$

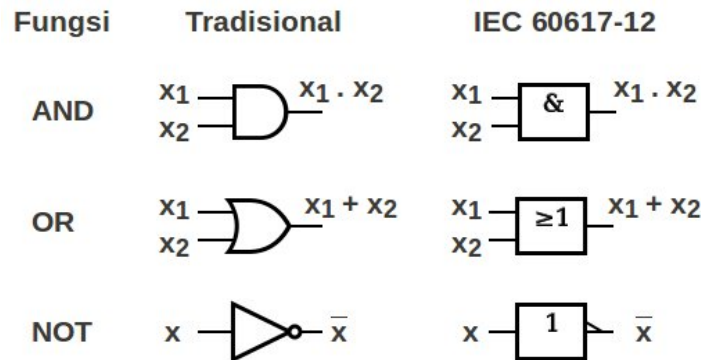
Tabel kebenaran dapat digunakan untuk membuktikan kesamaan antara dua ekspresi logika. Pembuktian ini dilakukan secara induktif, yaitu dengan membandingkan nilai tiap ekspresi. Jika sama, maka dapat disimpulkan bahwa kedua ekspresi ekuivalen.

Contoh 2. Buktikan teorema deMorgan bahwa $\overline{x_1 + x_2} = (\overline{x_1} \cdot \overline{x_2})$ dan $\overline{x_1 \cdot x_2} = (\overline{x_1} + \overline{x_2})$

Solusi. Tabel kebenaran dari fungsi $\overline{x_1 + x_2}$, $\overline{x_1} \cdot \overline{x_2}$, $\overline{x_1 \cdot x_2}$ dan $\overline{x_1} + \overline{x_2}$ dinyatakan dalam Tabel 4. Terlihat bahwa ekspresi $\overline{x_1 + x_2}$ dan $\overline{x_1} \cdot \overline{x_2}$ untuk semua kombinasi masukan sama bernilai sama, sehingga dapat disimpulkan bahwa $\overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2}$. Ekspresi $\overline{x_1 \cdot x_2}$ dan $\overline{x_1} + \overline{x_2}$ juga bernilai sama untuk semua kombinasi masukan, sehingga dapat disimpulkan bahwa $\overline{x_1 \cdot x_2} = \overline{x_1} + \overline{x_2}$. Dari tabel kebenaran tersebut, teorema deMorgan telah terbukti.

x_1	x_2	\bar{x}_1	\bar{x}_2	$x_1 + x_2$	$\overline{x_1 + x_2}$	$\bar{x}_1 \cdot \bar{x}_2$	$x_1 \cdot x_2$	$\overline{x_1 \cdot x_2}$	$\bar{x}_1 + \bar{x}_2$
0	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	0	0	1	1
1	0	0	1	1	0	0	0	1	1
1	1	0	0	1	0	0	1	0	0

Tabel 4: Tabel kebenaran untuk membuktikan bahwa $\overline{x_1 + x_2} = \bar{x}_1 \cdot \bar{x}_2$ dan $\overline{x_1 \cdot x_2} = \bar{x}_1 + \bar{x}_2$



Gambar 9: Simbol gerbang logika AND, OR dan NOT

1.2.3 Rangkaian Logika

Tiap operasi logika dasar, yaitu AND, OR dan NOT dapat diimplementasikan menjadi satu elemen rangkaian. Elemen ini disebut gerbang logika. Gerbang logika merupakan simbol dari fungsi dasar logika tersebut. Satu gerbang logika mempunyai satu atau lebih masukan dan satu keluaran. Keluaran gerbang merupakan fungsi logika dari masukannya. Misalnya, gerbang AND-3 akan mempunyai 3 jalur masukan x_1, x_2 dan x_3 serta 1 jalur keluaran y . Keluaran y merupakan fungsi $f(x_1, x_2, x_3)$ yang bernilai $x_1 \cdot x_2 \cdot x_3$.

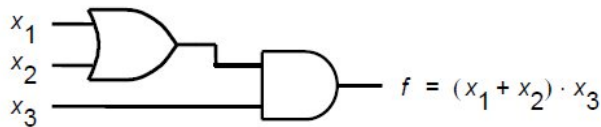
Simbol gerbang logika didefinisikan dalam ANSI/IEEE Std 91-1984 (tradisional) dan IEC Std 91A-1991. Simbol gerbang logika AND, OR dan NOT untuk kedua standar ditunjukkan dalam 9.

Simbol tradisional mengambil standar MIL-STD-806 (1950 dan 1960). Simbol mempunyai bentuk yang unik dan mudah dimengerti sehingga banyak digunakan di industri maupun pendidikan. Simbol ini umumnya digunakan untuk rangkaian logika sederhana.

Simbol IEC Std 91A-1991 berbentuk kotak dengan teks simbol fungsi di dalamnya. Logika AND dengan teks simbol &, OR dengan ≥ 1 serta NOT dengan 1 dan garis miring di port keluaran. Simbol ini ditujukan untuk rangkaian logika yang kompleks karena bentuknya yang kotak, sehingga mudah disusun dan rangkaian dapat padat.

Satu atau lebih gerbang logika dasar saling disambungkan membentuk rangkaian logika. Rangkaian logika ini menggambarkan suatu

Selanjutnya, dalam buku ini simbol ANSI/IEEE yang akan digunakan untuk menyatakan gerbang logika dasar



Gambar 10: Rangkaian logika untuk fungsi $f = (x_1 + x_2) \cdot x_3$

fungsi logika yang lebih kompleks. Jadi, rangkaian logika adalah rangkaian simbolik yang tersusun atas gerbang-gerbang logika yang menyatakan suatu fungsi logika tertentu.

Rangkaian logika ini merupakan bentuk representasi fungsi logika, selain ekspresi logika dan tabel kebenaran seperti dijelaskan sebelumnya. Contoh, rangkaian logika yang menyatakan fungsi logika $f = (x_1 + x_2) \cdot x_3$ dapat ditunjukkan dalam Gambar 10.

Contoh 3. Buatlah tabel kebenaran dari fungsi $f(x_1, x_2, x_3) = x_1x_3 + x_2\bar{x}_3$ dan gambarkan rangkaian logikanya

Solusi. Tabel kebenaran dan rangkaian logika fungsi $f(x_1, x_2, x_3) = x_1x_3 + x_2\bar{x}_3$ ditunjukkan dalam Gambar 11. Tabel kebenaran berisi 8 valuasi untuk kombinasi nilai dari tiga masukan. Rangkaian logika tersusun atas 4 gerbang logika dasar, yaitu 2 buah gerbang AND-2 untuk ekspresi logika x_1x_3 dan $x_2\bar{x}_3$, 1 buah gerbang NOT untuk ekspresi \bar{x}_3 dan 1 gerbang OR-2 untuk menjumlahkan kedua ekspresi logika AND-2. Fungsi rangkaian tersebut berbentuk SOP (sum-of-product), yaitu jumlah (OR) dari operasi perkalian (AND).

x_1	x_2	x_3	x_1x_3	$x_2\bar{x}_3$	$x_1x_3 + x_2\bar{x}_3$
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	1	1
0	1	1	0	0	0
1	0	0	0	0	0
1	0	1	1	0	1
1	1	0	0	1	1
1	1	1	1	0	1

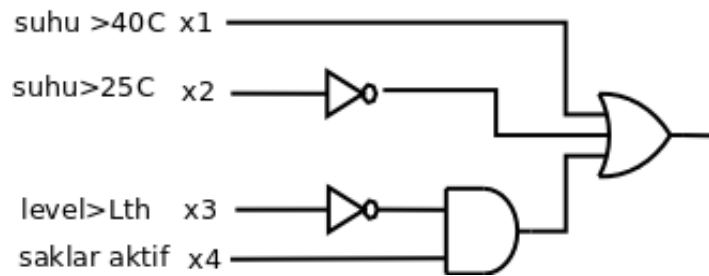
Gambar 11: Representasi fungsi $f(x_1, x_2, x_3) = x_1x_3 + x_2\bar{x}_3$ dalam tabel kebenaran dan rangkaian logika

Kebutuhan desain sistem digital berupa rangkaian logika dapat dinyatakan secara verbal untuk menggambarkan perilaku rangkaian yang diinginkan. Yang perlu dilakukan selanjutnya adalah menerjemahkan kebutuhan ini ke dalam representasi yang dikehendaki, baik tabel kebenaran, persamaan ataupun rangkaian logika.

Contoh 4. Desain rangkaian logika untuk memonitor suhu dan level cairan berdasarkan kebutuhan berikut. Diinginkan suhu dan level cairan dalam

Rangkaian logika disebut juga sebagai jaringan logika (logic network)

Bentuk lainnya adalah POS (product-of-sum), perkalian (AND) dari operasi penjumlahan (OR). Bentuk SOP dan POS akan dibahas di bab selanjutnya



Gambar 12: Rangkaian logika untuk memonitor suhu dengan persamaan $y = x_1 + \bar{x}_2 + (\bar{x}_3 \cdot x_4)$

penampung selalu terjaga. Suhu normal yang diinginkan adalah antara 25°C dan 40°C . Sensor suhu yang ada adalah sensor untuk mendeteksi suhu di atas 25°C dan suhu di atas 40°C . Untuk menjaga level cairan, sebuah saklar digunakan untuk mengaktifkan sensor level. Buzzer akan berbunyi jika suhu terlalu tinggi ($>40^{\circ}\text{C}$) atau terlalu rendah ($<25^{\circ}\text{C}$). Buzzer juga berbunyi jika level cairan kurang saat saklar sensor level diaktifkan.

Solusi. Dari analisis kebutuhan tersebut, terdapat empat variabel masukan, yaitu suhu $>40^{\circ}\text{C}$ (dinyatakan dengan x_1), suhu $>25^{\circ}\text{C}$ (x_2), level cairan di atas batas (x_3), dan saklar level aktif (x_4) serta satu variabel keluaran, yaitu buzzer berbunyi (y). Buzzer berbunyi, $y = 1$, jika suhu $>40^{\circ}\text{C}$ ($x_1 = 1$) ATAU suhu $<25^{\circ}\text{C}$ ($x_2 = 0$) ATAU level cairan kurang ($x_3 = 0$) DAN saklar aktif ($x_4 = 1$). Pernyataan ATAU menunjukkan fungsi OR, sedangkan DAN menunjukkan fungsi AND. Persamaan fungsi untuk sistem tersebut dapat dinyatakan dengan $y = x_1 + \bar{x}_2 + (\bar{x}_3 \cdot x_4)$. Rangkaian logika untuk memonitor suhu dan level cairan tersebut ditunjukkan dalam Gambar.

Latihan 7. Gambar rangkaian logika untuk rangkaian saklar pada Gambar 7 dan buatlah tabel kebenarannya!

1.3 ANALISIS SISTEM DIGITAL

Sistem digital dapat dimodelkan dengan tiga komponen, yaitu masukan, keluaran dan fungsi logika. Dari ketiga komponen tersebut memunculkan dua konsep dasar dalam proses perancangan sistem digital, yaitu

1. Jika diberikan suatu rangkaian logika, maka perancang akan dapat mengamati fungsi atau perilaku dari rangkaian tersebut. Proses dengan memberikan semua kombinasi sinyal masukan yang mungkin ke rangkaian dan mengamati perilakunya ini disebut proses analisis
2. Kebalikan dari analisis adalah proses sintesis. Sintesis merupakan proses untuk merancang rangkaian logika yang mempunyai perilaku masukan-keluaran yang diinginkan. Perilaku

masukan-keluaran dari sistem merupakan kebutuhan spesifikasi fungsional yang harus dipenuhi oleh proses sintesis.

Dengan kata lain, proses analisis mencari keluaran rangkaian terhadap masukan yang diberikan ke rangkaian, sedangkan proses sintesis mencari fungsi logika/rangkaian untuk mengimplementasikan perilaku masukan-keluaran yang telah ditentukan. Dalam metodologi perancangan rangkaian digital, sintesis adalah proses perancangan berdasarkan spesifikasi kebutuhan fungsional, sedangkan analisis adalah proses verifikasi rancangan untuk melihat perilaku rangkaian apakah sudah sesuai dengan spesifikasi atau belum.

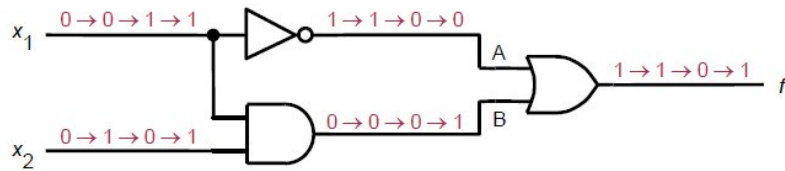
Analisis dilakukan dengan memberikan nilai di masukan, mempropagasikan nilai sepanjang rangkaian dan mencatat nilai di tiap jalur dalam rangkaian. Analisis rangkaian logika dapat dinyatakan dalam empat cara, yaitu

1. dengan analisis tekstual/verbal untuk menyatakan perilaku rangkaian secara tekstual (dan lisan)
2. dengan analisis struktur rangkaian dengan memberikan nilai langsung di tiap jalur rangkaian logika
3. dengan diagram pewaktuan menggambarkan perilaku rangkaian secara grafis dalam bentuk gelombang
4. dengan tabel kebenaran menyatakan perilaku rangkaian dalam bentuk tabular

1.3.1 Analisis Tekstual/Verbal

Analisis verbal dilakukan untuk menyatakan perilaku rangkaian secara tekstual (dan/atau lisan). Analisis verbal ini dapat dilakukan dengan memberikan valuasi secara langsung ke persamaan fungsi. Misalnya untuk analisis persamaan fungsi $f(x_1, x_2) = \bar{x}_1 + x_1x_2$. Fungsi logika tersebut mempunyai dua variabel masukan, yaitu x_1 dan x_2 , sehingga perilaku rangkaian dapat diperoleh dengan memberikan empat valuasi ke dalam fungsi. Dengan memberikan $x_1 = x_2 = 0$, akan membuat keluaran $f(x_1, x_2) = f(0, 0) = \bar{0} + 0 \cdot 0 = 1 + 0 = 1$. Jadi, keluaran $f = 1$ saat $x_1 = x_2 = 0$. Deskripsi verbal lengkap untuk fungsi $f = \bar{x}_1 + x_1x_2$ adalah sebagai berikut:

- Jika masukan $x_1x_2 = 00$, maka $f(0, 0) = \bar{0} + 0 \cdot 0 = 1 + 0 = 1$
- Jika masukan $x_1x_2 = 01$, maka $f(0, 1) = \bar{0} + 0 \cdot 1 = 1 + 0 = 1$
- Jika masukan $x_1x_2 = 10$, maka $f(1, 0) = \bar{1} + 1 \cdot 0 = 0 + 0 = 0$
- Jika masukan $x_1x_2 = 11$, maka $f(1, 1) = \bar{1} + 1 \cdot 1 = 0 + 1 = 1$



Gambar 13: Analisis rangkaian logika untuk fungsi $f = \bar{x}_1 + x_1x_2$

1.3.2 Analisis Rangkaian Logika

Analisis fungsi $f(x_1, x_2) = \bar{x}_1 + x_1x_2$ dituangkan ke dalam rangkaian logika yang telah diberikan nilainya, seperti Gambar 13. Perilaku rangkaian dapat ditunjukkan dengan memberikan empat valuasi yang mungkin di masukan x_1 dan x_2 . Masukan $x_1 = x_2 = 0$, akan membuat keluaran NOT menjadi 1 ($A = 1$) dan keluaran AND menjadi 0 ($B = 0$). Karena salah satu masukan gerbang OR bernilai 1, maka keluaran OR menjadi 1. Jadi, keluaran $f = 1$ saat $x_1 = x_2 = 0$. Demikian seterusnya, nilai keluaran dianalisis untuk masukan $x_1x_2 = 01$ yang memberikan $f = 1$, $x_1x_2 = 10$ menghasilkan $f = 0$ dan $x_1x_2 = 11$ menghasilkan $f = 1$. Tanda panah \rightarrow menunjukkan urutan pemberian nilai di tiap jalur rangkaian, baik masukan, internal maupun keluaran.

1.3.3 Analisis dengan Tabel Kebenaran

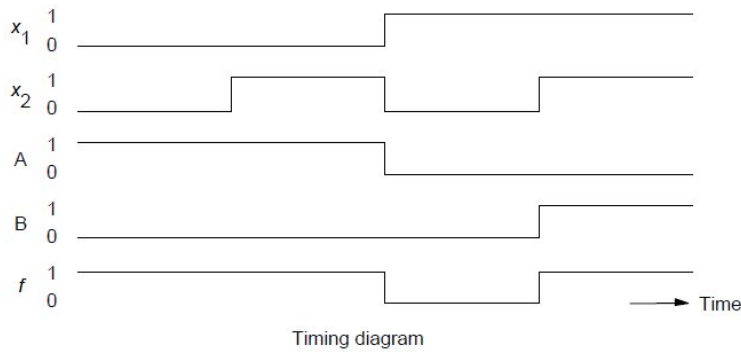
Analisis rangkaian juga bisa dinyatakan ke dalam tabel kebenaran. Tabel 5 menunjukkan analisis rangkaian logika di Gambar 13 dengan melakukan valuasi fungsi untuk semua kombinasi nilai masukan. Variabel A bernilai \bar{x}_1 dan B bernilai x_1x_2 , sehingga $f = A + B$. Variabel A dan B diperlukan untuk memecah persamaan menjadi lebih sederhana sehingga memudahkan dalam melakukan analisis.

x_1	x_2	A , \bar{x}_1	B , x_1x_2	$f = \bar{x}_1 + x_1x_2$
0	0	1	0	1
0	1	1	0	1
1	0	0	0	0
1	1	0	1	1

Tabel 5: Analisis $f = \bar{x}_1 + x_1x_2$ dalam tabel kebenaran

1.3.4 Analisis dengan Diagram Pewaktuan

Hasil analisis rangkaian logika juga dapat ditunjukkan dengan diagram pewaktuan. Diagram pewaktuan menggambarkan bentuk sinyal digital dari masukan dan keluaran rangkaian. Gambar 14 menun-



Gambar 14: Diagram pewaktuan fungsi $f = \bar{x}_1 + x_1x_2$

jukkan diagram pewaktuan yang merupakan perilaku dinamik dari rangkaian logika dengan fungsi $f = \bar{x}_1 + x_1x_2$. Program simulasi rangkaian digital menghasilkan diagram pewaktuan dari rangkaian untuk dianalisis. Dalam verifikasi rangkaian fisiknya, sinyal masukan dan keluaran dari rangkaian dapat dimonitor menggunakan perangkat *logic analyzer* atau osiloskop.

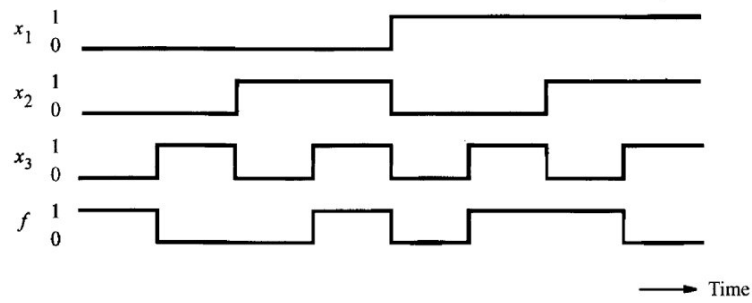
Program simulasi digunakan untuk menganalisis perilaku rangkaian secara software, di antaranya ISIM, Modelsim

1.4 PENUTUP BAB

Dalam bab ini telah dibahas tentang rangkaian logika sebagai model suatu sistem digital. Rangkaian logika ini tersusun atas gerbang-gerbang logika. Perilaku sistem digital dinyatakan sebagai fungsi rangkaian yang dapat dinyatakan dalam 4 bentuk, yaitu 1) ekspresi dan persamaan logika, 2) tabel kebenaran, 3) rangkaian logika dan 4) diagram pewaktuan.

Dalam metodologi perancangan sistem digital muncul 2 konsep, yaitu sintesis dan analisis. Sintesis merupakan proses perancangan (desain), sedangkan analisis merupakan proses pengujian (evaluasi). Analisis dapat dilakukan dengan memberikan masukan ke rangkaian dan mengamati perilakunya. Hasil analisis dapat dinyatakan secara verbal/tekstual, pengamatan nilai di jalur rangkaian logika, dalam tabel kebenaran dan dalam diagram pewaktuan.

Di bab berikutnya, akan dibahas tentang aljabar Boolean dan sintesis ekspresi logika. Sintesis akan membangkitkan persamaan logika dari deskripsi perilaku fungsional yang diinginkan. Persamaan logika ini kemudian diimplementasikan dalam rangkaian logika. Aljabar Boolean memberikan cara untuk menyederhakan suatu persamaan logika, sehingga rangkaian yang dihasilkan lebih sederhana.



Gambar 15: Diagram pewaktuan dari rangkaian logika

BACAAN LEBIH LANJUT

1. Stephen Brown and Zvonko Vranesic, *Fundamentals of Digital Logic with Verilog/VHDL*, 2nd Edition, McGraw-Hill, 2005 (Bab 2.1 – 2.4)
2. Peter J. Ashenden, *Digital Design: An Embedded Systems Approach Using Verilog/VHDL*, Morgan Kaufmann, 2008 (Bab 1.2)

UMPAN BALIK

1. Gambarkan rangkaian untuk fungsi logika $f(x_1, x_2, x_3, x_4) = (x_1\bar{x}_2) + (\bar{x}_3x_4)$ dan analisis untuk masukan $\{x_1, x_2, x_3, x_4\} = \{0, 1, 0, 1\}$, 12}
2. Buktikan secara induktif menggunakan tabel kebenaran bahwa $(x_1\bar{x}_2) + (\bar{x}_3x_4) = \overline{(x_1\bar{x}_2) \cdot (\bar{x}_3x_4)}$
3. Diketahui diagram pewaktuan dari rangkaian seperti dalam Gambar 15. Nyatakan dalam tabel kebenaran. Tuliskan persamaan logika dan gambarkan rangkaian logikanya